

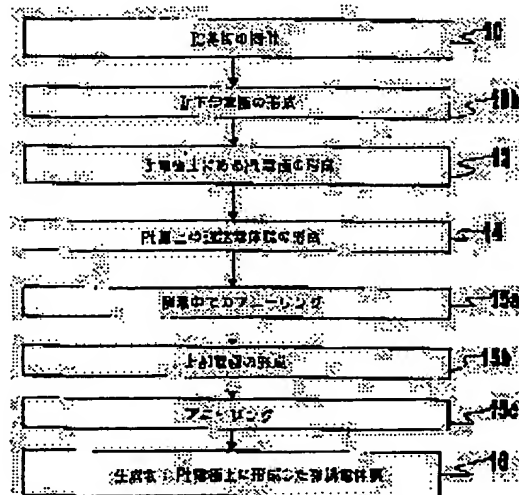
(11)Publication number : 2001-107238
(43)Date of publication of application : 17.04.2001

C23C 16/40
H01L 21/316
H01L 27/04
H01L 21/822
H01L 27/105

(72) Inventor : LI TINGKAI
ZHANG FENGYAN
SHIEN TEN SUU

Priority number : 1999 363245 Priority date : 28.07.1999 Priority country : US

SOLUTION: The method for forming a ferroelectric film for a ferroelectric device for integrated circuit embraces steps of: (a) forming a first lower electrode layer of platinum (Pt) having a first fit crystal lattice structure; and (b) forming a single phase Perovskite ferroelectric film which has a second crystal lattice structure practically identical with the first fit crystal lattice structure and is formed on the first lower electrode layer and hereby forming an electrode having ferroelectricity on the Pt.



[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision
of rejection]
[Date of requesting appeal against examiner's
decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J-P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-107238
(P2001-107238A)

(43) 公開日 平成13年4月17日 (2001.4.17)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
C 2 3 C 16/40		C 2 3 C 16/40	
H 0 1 L 21/316		H 0 1 L 21/316	X
27/04		27/04	C
21/822		27/10	4 4 4 C
27/105			

審査請求 未請求 請求項の数34 O L (全 20 頁)

(21) 出願番号 特願2000-223129(P2000-223129)
(22) 出願日 平成12年7月24日 (2000.7.24)
(31) 優先権主張番号 09/363,245
(32) 優先日 平成11年7月28日 (1999.7.28)
(33) 優先権主張国 米国 (US)

(71) 出願人 000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町22番22号
(72) 発明者 ティンカイ リー
アメリカ合衆国 ワシントン 98683,
バンクーバー, エスイー 23アールディ
ー ストリート 18701
(72) 発明者 フェンヤン ザンク
アメリカ合衆国 ワシントン 98683,
バンクーバー, エスイー 32アールディ
ー ストリート 16804
(74) 代理人 100078282
弁理士 山本 秀策

最終頁に続く

(54) 【発明の名称】 プラチナ電極上の単相ペロブスカイト強誘電体膜およびその形成方法

(57) 【要約】

【課題】 単相、高品質、Pt電極上に配向成長した強誘電体膜を有した強誘電体デバイスおよびその形成方法を提供する。

【解決手段】 本発明の集積回路強誘電体デバイスにおける強誘電体膜の形成方法は、a) 第1の適合結晶格子構造を有するプラチナ (Pt) の第1の下部電極層を形成する工程と、b) 該第1の適合結晶格子構造と実質的に同一の第2の結晶格子構造を該第1の下部電極層の上にある単相ペロブスカイト強誘電体膜を形成し、それによって強誘電性を有する電極がPt上に形成される工程と、を含む。



【特許請求の範囲】

【請求項 1】 集積回路強誘電体デバイスにおける、強誘電体膜の形成方法であって、該方法は

- a) 第 1 の適合結晶格子構造を有するプラチナ (Pt) の第 1 の下部電極層を形成する工程と、
- b) 該第 1 の適合結晶格子構造と実質的に同一の第 2 の結晶格子構造を該第 1 の下部電極層の上にある単相ペロブスカイト強誘電体膜を形成し、それによって強誘電性を有する電極が Pt 電極上に形成される工程と、を含む、強誘電体膜の形成方法。

【請求項 2】 工程 b) は前記 Pt 下部電極層からエピタキシャル成長する強誘電体膜を含み、それによってペロブスカイト強誘電体膜が低い堆積温度で Pt 上に形成される、請求項 1 に記載の方法。

【請求項 3】 工程 a) は前記 Pt 第 1 の適合格子構造と実質的に同一である第 3 の結晶格子構造を有する下にある層から前記第 1 の下部電極層をエピタキシャル成長する工程を含む、請求項 1 に記載の方法。

【請求項 4】 工程 a) に先行するさらなる工程であって、

- a 1) 前記第 1 の下部電極層の下にある前記第 3 の結晶格子構造を有するイリジウム (Ir) の第 2 の下部電極層を形成する工程と、
- 該工程 a) が該第 2 の下部電極層から該第 1 の下部電極層をエピタキシャル成長とを含む、請求項 3 に記載の方法。

【請求項 5】 シリコン基板が提供され、工程 a 1) が該下にあるシリコン基板から前記 Ir 第 2 の下部電極層をエピタキシャル成長する工程を含む、請求項 4 に記載の方法。

【請求項 6】 工程 a 1) に先行する工程であって、

- a 2) 約 100 から 500 Å の範囲の厚さを有する前記シリコン基板上にあるチタン (Ti) およびタンタル (Ta) からなる群から選択された材料のバリア層を形成する工程を含む、請求項 5 に記載の方法。

【請求項 7】 工程 a) は、前記第 1 と第 2 の下部電極層との間に挟まれた前記第 3 の格子構造を有する、Pt および Ir 固溶体を形成する工程を含む、請求項 4 に記載の方法。

【請求項 8】 工程 a 1) は、約 1000 から 2000 Å の範囲までの厚さを有する前記 Ir 第 2 の下部電極層を含む、請求項 4 に記載の方法。

【請求項 9】 工程 a 1) は、約 100 から 250 °C までの範囲の温度、1 秒当たり約 0.3 から 0.6 Å までの範囲の成長速度で前記 Ir 第 2 の下部電極層を形成する工程を含む、請求項 4 に記載の方法。

【請求項 10】 工程 b) は、 $PbZr_{1-x}Ti_xO_3$ (PZT)、ゲルマニウム酸鉛 (PGO)、および $SrBi_2Ta_2O_9$ (SBT) からなる群から選択された材料である強誘電体膜を含む、請求項 1 に記載の方法。

【請求項 11】 工程 a) は、約 100 から 250 °C の範囲の温度、1 秒当たり約 0.1 から 0.5 Å の成長速度で Pt 第 1 の下部電極層の形成を含む、請求項 1 に記載の方法。

【請求項 12】 工程 a) は、約 100 から 1000 Å までの範囲の厚さを有する前記 Pt 第 1 の下部電極層を含む、請求項 1 に記載の方法。

【請求項 13】 工程 b) は、以下の PZT 強誘電体膜の形成を含む方法であって、

- 1) $Pb(thd)_2$ 、 $[Zr(TMHD)]$ および $Ti(IPO)_4$ を混合する工程と、
- 2) a) テトラヒドロフラン、イソプロパノール、およびテトラグリム、および b) プチルエーテル、イソプロパノール、テトラグリムからなる群から選択された溶媒に該混合物を溶解する工程と、
- 3) 前駆体気体を生成するためにサブ工程 2) で形成した該溶液を加熱する工程と、
- 4) サブ工程 3) で形成した該前駆体気体を IC ウエハ上で PZT 薄膜を形成するために分解し、それによってエピタキシャル成長 PZT 膜は強誘電性を有する工程と、を含む、請求項 1 に記載の方法。

【請求項 14】 工程 b) 1) は、それぞれ約 1 : 2 : 0.5 : 0.5 のモル比で $Pb(thd)_2$ 、 $[Zr(TMHD)]$ 、および $Ti(IPO)_4$ を混合する工程を含む、請求項 13 に記載の方法。

【請求項 15】 工程 b) 2) は、それぞれ約 8 : 2 : 1 のモル比である前記溶媒を含む、請求項 13 に記載の方法。

【請求項 16】 工程 b) 2) は、溶媒 1 リットル当たり約 0.1 モルの PZT 混合物を有する前駆体溶液を形成する工程を含む、請求項 13 に記載の方法。

【請求項 17】 液体ポンプおよび前駆体蒸発器が提供され、工程 b) 2) が 1 分当たり約 0.5 ミリリットル (ml/min) の速度で工程 b) 3) で前記前駆体溶液を該前駆体蒸発器に導入する工程を含み、工程 b)

3) は約 200 から 250 °C までの範囲の温度まで該前駆体溶液を加熱するために該前駆体蒸発器を使用し、それによって前記前駆体気体が形成される工程を含む、請求項 13 に記載の方法。

【請求項 18】 前記 IC ウエハが反応器に設置され、および工程 b) 3) に続き、工程 b) 4) に先行する工程であって、

b) 3a) 1 分当たり約 4000 から 6000 標準立方センチメートル (sccm) までの範囲でアルゴン気体シユラウドを用いて、約 170 から 250 °C の範囲の温度まで予熱したチャンバ内で前記前駆体気体を混合する工程と、

b) 3b) 約 1000 から 2500 sccm の範囲で反応器に酸素フローを導入する工程と、を含む、請求項 13 に記載の方法。

【請求項 19】 前記 IC ウエハが反応器内にあるウェハチャックに設置され、工程 b) 3) は約 30 から 100 torr (T) の範囲の前駆体蒸気圧に設定する工程を含み、工程 b) 4) は、約 500 から 700℃ の範囲の温度まで該ウェハチャックを加熱し、および約 5 から 20 T の範囲の反応器チャンバ圧に設定する工程を含む、請求項 18 に記載の方法。

【請求項 20】 強誘電体キャパシタが形成され、工程 b) は PZT 強誘電体膜を形成する方法を含み、ならびに工程 c) に続くさらなる工程であって、

d) 600 と 750℃ との間の範囲の温度で酸素雰囲気中該 PZT 膜をアニーリングする工程と、

e) 該強誘電体膜上にある導電性電極を形成する工程と、

f) アニーリングし、それによって上部電極および下部電極を有するキャパシタが形成される工程と、を含む、請求項 1 に記載の方法。

【請求項 21】 工程 d) および f) は、約 20% よりも大きな分圧で導入された前記酸素を含む、請求項 20 に記載の方法。

【請求項 22】 工程 d) および f) は、約 30 分から 2 時間の間、約 600 から 750℃ の範囲の温度での炉アニーリング、および約 600 から 800℃ の範囲の温度でのラピッドサーマルアニーリング (RTA) からなる群から選択されたアニーリング方法を用いる工程を含む、請求項 20 に記載の方法。

【請求項 23】 工程 d) および f) は、約 10 から 1800 秒の範囲の時間、および 1 秒当たり約 10 から 200℃ の熱温度ランプアップを有する RTA プロセスを含む、請求項 20 に記載の方法。

【請求項 24】 工程 b) は、約 1 ミリメートル (mm) 未満の膜の厚さを有する PZT 膜を形成する工程を含む、請求項 1 に記載の方法。

【請求項 25】 強誘電体デバイスであって、第 1 の適合結晶構造を有するエピタキシャル成長したプラチナ (Pt) の第 1 の下部電極層と、

該第 1 の適合結晶構造と実質的に同一の第 2 の格子構造を有する該第 1 の下部電極層上にある単相ペロブスカイト強誘電体膜であって、それにより該デバイスが良好な強誘電性および低いリーク電流との両方を有する単相ペロブスカイト強誘電体膜と、

該第 1 の適合格子構造と実際に同一の第 3 の結晶格子構造を有する該第 1 の下部電極層の下にあるイリジウム (Ir) の第 2 の下部電極層であって、それにより該プラチナ電極層は該 Ir 電極層の格子構造を有するイリジウムの (Ir) の第 2 の下部電極層と、からなる、強誘電体デバイス。

【請求項 26】 前記強誘電体デバイスであって、さらに、前記第 2 の下部電極層の下にあるシリコン基板であっ

て、それにより該強誘電体デバイスが集積回路 (IC) において使用するためのシリコン上に製造される、シリコン基板からなる、請求項 25 に記載の強誘電体デバイス。

【請求項 27】 前記強誘電体デバイスであって、さらに、前記シリコン基板と前記第 2 の下部電極層との間に挟まれたチタン (Ti) およびタンタル (Ta) からなる群から選択された材料を含むバリア層、からなる、請求項 26 に記載の強誘電体デバイス。

10 【請求項 28】 前記強誘電体膜は、 $PbZr_{1-x}Ti_xO_3$ (PZT)、ゲルマニウム酸鉛 (PGO)、および $SrBi_2Ta_2O_9$ (SBT) からなる群から選択された材料である、請求項 25 に記載の強誘電体デバイス。

【請求項 29】 前記強誘電体デバイスであって、さらに前記強誘電体膜上にある上部電極であって、それによりキャパシタが形成される上部電極からなる、請求項 25 に記載の強誘電体デバイス。

【請求項 30】 前記リーク電流が 100 kV において約 $1 \times 10^{-7} A/cm^2$ 、より低い分極電圧が約 3 V、および飽和電圧が約 2 から 5 V までの範囲である、請求項 29 に記載の強誘電体膜。

20 【請求項 31】 前記強誘電体膜が、約 1000 から 8000 Å までの範囲の厚さを有する、請求項 25 に記載の強誘電体デバイス。

【請求項 32】 前記 Ir 第 2 の下部電極層が、約 1000 から 2000 Å までの範囲の厚さを有する、請求項 25 に記載の強誘電体デバイス。

【請求項 33】 前記 Pt 第 1 の下部電極層が、約 100 から 1000 Å までの範囲の厚さを有する、請求項 25 に記載の強誘電体デバイス。

30 【請求項 34】 前記強誘電体膜が、約 0.5 から 5 ミクロンまでの範囲の結晶粒サイズを有する、請求項 25 に記載の強誘電体膜。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は一般に集積回路 (IC) 製造の分野に関し、より具体的には単相ペロブスカイト特性を有するプラチナ (Pt) 電極上に形成した強誘電体膜に関する。

40 【0002】

【従来の技術】 近年、不揮発性ランダムアクセスメモリ応用 (NVRAM) のための強誘電体材料への関心が強まっている。これらのメモリ応用の必要条件を満たすために、強誘電体キャパシタは小さなサイズ、低い抗電界、大きな残留分極、低い疲労速度、および低いリーク電流を有するべきである。これらの応用を目的とした研究中のいくつかの候補となる強誘電体材料は、 $PbZr_{1-x}Ti_xO_3$ (PZT) または PZT をドーブしたもの、 $BaTiO_3$ 、 $SrTiO_3$ などのようなペロブスカイト強誘電体である。これらの材料は、高いキュリー温度、

大きな残留分極および低い抗電界のような見込みのある強誘電性を有する。しかし、これらのペロブスカイト強誘電体が、疲労（分極の反転の増加に伴うスイッチャブル分極の損失）、エージング、およびデバイスの寿命に影響するリーク電流を含む深刻な劣化問題に被っていることは公知である。

【0003】もう1つの強誘電体材料に疲労のない特性を有する $\text{SrBi}_2\text{Ta}_2\text{O}_9$ (SBT) がある。しかし、SBTは応用の限界である 750°C より高温で堆積、またはアニールしなければならない。研究されているもう1つの代替の材料にゲルマニウム酸鉛 (PGO) 膜がある。

【0004】

【発明が解決しようとする課題】強誘電体薄膜は、通常高融点を有する酸化物セラミックスである。従って、堆積温度を 600°C より下げる、さらにPZT膜およびSBT膜におけるように所望の相を維持することは、非常に困難である。この関係は、堆積技術に関係なく保たれる。例えば、もっとも多く研究されているPZT薄膜の場合、 600°C 以下の堆積温度と共に良好な電気的特性は報告されていない。この問題は、この温度範囲で形成する傾向のある準安定なパイロクロア相のためであり得る。低い温度の堆積は、前駆体の分離を促進する改良した前駆体またはプラズマを使用することで可能であるが、この分野において報告されているのは非常に少数の研究である。最近、疲労のないピスマス層状強誘電体、すなわち、 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ または $\text{SrBi}_2\text{Nb}_2\text{O}_9$ 、がMOCVD、ゾルーゲル、およびパルスレーザーアブレーションによって製造されている。しかし、堆積温度は依然として 700°C より高い。さらに、CVDピスマス層状強誘電体薄膜は、強誘電性を得るために、長時間 (> 1時間) の 700°C より高温でのポストアニーリングを必要とする。

【0005】プラチナ (Pt) および他の貴金属がIC強誘電体キャパシタに用いられる。貴金属の使用はそれら固有の化学的抵抗によって動機付けられる。この特性は、特に強誘電体キャパシタの製造で見られるような、高温酸素アニーリング条件下で望ましい。加えて、貴金属とペロブスカイト酸化物のような強誘電体材料との間の化学的相互作用が無視できる。

【0006】Pt電極はFeRAMおよびDRAMデバイス応用において広く使用されている。Pt電極は良好なバリア電極であり、ならびにPt電極上の強誘電体薄膜の表面特性は、他の電極よりも優れている。しかしエピタキシャル膜、または純粋な強誘電体材料相でさえ、低温MOCVDプロセスによるPt上への堆積は困難である。

【0007】Pt金属膜のアニーリングに関する他の問題は、剥離、ヒロックの形成、および酸素の拡散である。剥離およびヒロックの形成は、高温アニーリング中

のIC層に隣接するPtの熱膨張および応力の違いに関連する。Pt膜上のTi層はPt膜の応力を緩和し、ヒロックの形成を抑制することで公知である。イリジウム (Ir) およびバリア金属が酸素の拡散を防ぐために拡散バリアとして使用されている。

【0008】実験の結果が、PZTおよびPGOのようなエピタキシャル強誘電体薄膜がMOCVDプロセスによってIr電極上に成長し得ることを示す。しかしより高温での堆積またはより高いアニーリング温度で、Ir電極の酸化および強誘電体薄膜中への IrO_2 の拡散のために、これらの強誘電体薄膜がより高いリーク電流を有する。さらに、Ir電極上に成長した強誘電体薄膜の表面の粗さは、Pt電極のような電極上に堆積した強誘電体薄膜の粗さよりも大きく、Ir電極の利用を限定する。

【0009】Pt電極およびIr電極共に優先配向 (111) を有している。Pt (111) またはIr (111) とPZTおよびPGOのような様々な強誘電体との間の格子ミスマッチは表1に載せた通りである。図から、Ir (111) と強誘電体材料との間の格子ミスマッチが、Pt (111) と強誘電体材料との間の格子ミスマッチよりも小さいことが分り得る。

【0010】

【表1】

材料	PZT(110)	c軸配向PGO
Pt(111)	12.6%	8.3%
Ir(111)	10.2	5.9%

表1 格子ミスマッチ

PZTを 550°C のような低温でPt (111) 電極上に堆積する場合、複数の相が形成される。すなわち、パイロクロア相およびペロブスカイト相 (強誘電相) の両方が結果として生ずる。Pt上にPZTの単相ペロブスカイト相は、 650°C 以上のより高温堆積温度、または 650°C 以上のアニーリング後によってのみ得られ得る。Ir (111) 電極上のPZTに関して、単相ペロブスカイト (強誘電相) 相は低温および高温の両方の堆積温度で容易に形成する。Ir (111) 上へのPGOの堆積に関して、単一でc軸に非常に高く配向したPGOが得られ得る。しかしPt (111) 上のPGOに関して、単一のPGO相を形成することでさえ困難である。

【0011】本願は、同じ譲受人によって所有される以下の同時係属中の出願、

1) 「Iridium Conductive Electrode/Barrier Structure and Method for Same」と題され、Zhangらによって発明され、1999年3月5日に出願された、米国特許出願第09/263,595号 (代理人事件第SMT364号)、

2) 「Iridium Composite Barrier Structure and Method for Same」と題され、Zhangらによって発明され、1999年3月5日出願された、米国特許出願第09/263、970号(代理人事件第SMT366号)、

3) 「Composite Iridium Barrier Structure with Oxidized Refractory Metal Companion Barrier and Method for Same」と題され、Zhangらによって発明され、1999年5月21日出願された、米国特許出願第09/316、661号(代理人事件第SLA404号)、

4) 「Composite Iridium-Metal-Oxygen Barrier Structure with Refractory Metal Companion Barrier and Method for Same」と題され、Zhangらによって発明され、1999年5月21日出願された、米国特許出願第09/316、646号(代理人事件第SLA405号)、

5) 「Multi-Phase Lead Germanate Film and Deposition Method」と題され、Tingkai Liらによって発明され、1999年4月28日出願された、米国特許出願第09/301、435号(代理人事件第SLA400号)、

6) 「C-Axis Oriented Lead Germanate Film and Deposition Method」と題され、Tingkai Liらによって発明され、1999年4月28日出願された、米国特許出願第09/301、420号(代理人事件第SLA401号)、

7) 「Epitaxially Grown Lead Germanate Film and Deposition Method」と題され、Tingkai Liらによって発明され、1999年4月28日出願された、米国特許出願第09/302、272号(代理人事件第SLA402号)、

8) 「Ferroelastic Lead Germanate Film and Deposition Method」と題され、Tingkai Liらによって発明され、1999年4月28日出願された、米国特許出願第09/301、434号(代理人事件第SLA403号)、に関連する。

【0012】

【課題を解決するための手段】IrおよびPtの最適な特性を含んだ強誘電体電極が製造され得ることが、有利である。

【0013】より良好な強誘電特性および膜のより良好な均一性が得られるように、エピタキシャル多層電極が強誘電体薄膜をエピタキシャル成長し得る、または強誘電体薄膜を好ましい配向に成長し得ることが、有利である。

【0014】単相ペロブスカイト膜を低い堆積温度で金属電極上に形成し得ることが有利である。このペロブスカイト膜を550℃を下回る堆積温度でPt電極上に形成し得ることが有利である。

【0015】強誘電体膜がIr上に堆積するように、強誘電体膜を同じペロブスカイト特性を有するPt上に堆積し得ることが有利である。

【0016】本発明の強誘電体膜の形成方法は、a) 第1の適合結晶格子構造を有するプラチナ(Pt)の第1の下部電極層を形成する工程と、b) 該第1の適合結晶格子構造と実質的に同一の第2の結晶格子構造を該第1の下部電極層の上にある単相ペロブスカイト強誘電体膜を形成し、それによって強誘電性を有する電極がPt上に形成される工程と、を含む。

【0017】強誘電体膜の形成方法は、工程b) が前記Pt下部電極層からエピタキシャル成長する強誘電体膜を含み、それによってペロブスカイト強誘電体膜が低い堆積温度でPt上に形成されてもよい。

【0018】強誘電体膜の形成方法は、工程a) が前記Pt第1の適合格子構造と実質的に同一である第3の結晶格子構造を有する下にある層から前記第1の下部電極層をエピタキシャル成長する工程を含んでもよい。

【0019】強誘電体膜の形成方法は、工程a) に先行するさらなる工程であって、a1) 前記第1の下部電極層の下にある前記第3の結晶格子構造を有するイリジウム(Ir)の第2の下部電極層を形成する工程と、該工程a) が該第2の下部電極層から該第1の下部電極層をエピタキシャル成長とを含んでもよい。

【0020】強誘電体膜の形成方法は、シリコン基板が提供され、工程a1) が該下にあるシリコン基板から前記Ir第2の下部電極層をエピタキシャル成長する工程を含んでもよい。

【0021】強誘電体膜の形成方法は、工程a1) に先行する工程であって、a2) 約100から500Åの範囲の厚さを有する前記シリコン基板上にあるチタン(Ti)およびタンタル(Ta)からなる群から選択された材料のバリア層を形成する工程を含んでもよい。

【0022】強誘電体膜の形成方法は、工程a) は、前記第1と第2の下部電極層との間に挟まれた前記第3の格子構造を有する、PtおよびIr固溶体を形成する工程を含んでもよい。

【0023】強誘電体膜の形成方法は、工程a1) は、約1000から2000Åまでの範囲までの厚さを有する前記Ir第2の下部電極層を含んでもよい。

【0024】強誘電体膜の形成方法は、工程a1) は、

約100から250℃までの範囲の温度、1秒当たり約0.3から0.6Åまでの範囲の成長速度で前記Ir第2の下部電極層を形成する工程を含んでもよい。

【0025】強誘電体膜の形成方法は、工程b)は、 $PbZr_{1-x}Ti_xO_3$ (PZT)、ゲルマニウム酸鉛 (PGO)、および $SrBi_2Ta_2O_9$ (SBT) からなる群から選択された材料である強誘電体膜を含んでもよい。

【0026】強誘電体膜の形成方法は、工程a)は、約100から250℃の範囲の温度、1秒当たり約0.1から0.5Åの成長速度でPt第1の下部電極層の形成を含んでもよい。

【0027】強誘電体膜の形成方法は、工程a)は、約100から1000Åまでの範囲の厚さを有する前記Pt第1の下部電極層を含んでもよい。

【0028】強誘電体膜の形成方法は、工程b)は、以下のPZT強誘電体膜の形成を含む方法であって、1) $[Pb(thd)_2]$ 、 $[Zr(TMHD)]$ および $Ti(IPO)_4$ を混合する工程と、2) a) テトラヒドロフラン、イソプロパノール、テトラグリム、およびb) ブチルエーテル、イソプロパノール、テトラグリムからなる群から選択された溶媒に該混合物を溶解する工程と、3) 前駆体気体を生成するためにサブ工程2) で形成した該溶液を加熱する工程と、4) サブ工程3) で形成した該前駆体気体をICウエハ上でPZT薄膜を形成するために分解し、それによってエピタキシャル成長PZT膜は強誘電性を有する工程と、を含んでもよい。

【0029】工程b) 1) は、それぞれ約1.2:0.5:0.5のモル比で $[Pb(thd)_2]$ および $[Zr(TMHD)]$ および $Ti(IPO)_4$ を混合する工程を含んでもよい。

【0030】工程b) 2) は、それぞれ約8:2:1のモル比である前記溶媒を含んでもよい。

【0031】工程b) 2) は、溶媒1リットル当たり約0.1モルのPZT混合物を有する前駆体溶液を形成する工程を含んでもよい。

【0032】強誘電体膜の形成方法は、液体ポンプおよび前駆体蒸発器が提供され、工程b) 2) が1分当たり約0.5ミリリットル (ml/min) の速度で工程b) 3) で前記前駆体溶液を該前駆体蒸発器に導入する工程を含み、工程b) 3) は約200から250℃の範囲の温度まで該前駆体溶液を加熱するために該前駆体蒸発器を使用し、それによって前記前駆体気体が形成される工程を含む。

【0033】前記ICウエハが反応器に設置され、および工程b) 3) に続き、工程b) 4) に先行する工程であって、b) 3) 1分当たり約4000から6000標準立方センチメートル (sccm) までの範囲でアルゴン気体シュラウドを用いて、約170から250℃の範囲の温度まで予熱したチャンバ内で前記前駆体気体を

混合する工程と、b) 3) 約1000から2500 sccmの範囲で反応器に酸素フローを導入する工程と、を含んでもよい。

【0034】前記ICウエハが反応器内にあるウエハチャックに設置され、工程b) 3) は約30から100 torr (T) の範囲の前駆体蒸気圧に設定する工程を含み、ならびに約500から700℃の範囲の温度まで該ウエハチャックを加熱し、および約5から20Tの範囲の反応器チャンバ圧に設定する工程を含んでもよい。

【0035】強誘電体キャパシタが形成され、工程b) はPZT強誘電体膜を形成する方法を含み、工程c) に続くさらなる工程であって、d) 600と750℃との間の範囲の温度で酸素雰囲気中該PZT膜をアニーリングする工程と、e) 該強誘電体膜上にある導電性電極を形成する工程と、f) アニーリングし、それによって上部電極および下部電極を有するキャパシタが形成される工程と、を含んでもよい。

【0036】工程d) およびf) は、約20%よりも大きな分圧で導入された前記酸素を含んでもよい。

【0037】工程d) およびf) は、約30分から2時間の間、約600から750℃の範囲の温度での炉アニーリング、および約600から800℃の範囲の温度でのラピッドサーマルアニーリング (RTA) からなる群から選択されたアニーリング方法を用いる工程を含んでもよい。

【0038】工程d) およびf) は、約10から1800秒の範囲の時間、および1秒当たり約10から200℃の熱温度ランプアップを有するRTAプロセスを含んでもよい。

【0039】工程b) は、約1ミリメートル (mm) 未満の膜の厚さを有するPZT膜を形成する工程を含んでもよい。

【0040】本発明による強誘電体デバイスは、第1の適合結晶構造を有するエピタキシャル成長したプラチナ (Pt) の第1の下部電極層と、該第1の適合結晶構造と実質的に同一の第2の格子構造を有する該第1の下部電極層上にある単相ペロブスカイト強誘電体膜、それによって該デバイスが良好な強誘電性および低いリーク電流との両方を有する単相ペロブスカイト強誘電体膜と、該第1の適合格子構造と実際に同一の第3の結晶格子構造を有する該第1の下部電極層の下にあるイリジウム (Ir) の第2の下部電極層、それによって該プラチナ電極層は該Ir電極層の格子構造を有するイリジウムの (Ir) の第2の下部電極層と、からなる。

【0041】前記強誘電体デバイスであって、さらに、前記第2の下部電極層の下にあるシリコン基板であって、それにより該強誘電体デバイスが集積回路 (IC) において使用するためのシリコン上に製造される、シリコン基板からなってもよい。

【0042】前記強誘電体デバイスであって、さらに、

前記シリコン基板と前記第2の下部電極層との間に挟まれたチタン (Ti) およびタンタル (Ta) からなる群から選択された材料を含むバリア層、からなってもよい。

【0043】前記強誘電体膜は、 $PbZr_{1-x}Ti_xO_3$ (PZT)、ゲルマニウム酸鉛 (PGO)、および $SrBi_2Ta_2O_9$ (SBT) からなる群から選択された材料であつてもよい。

【0044】前記強誘電体デバイスであつて、さらに前記強誘電体膜上にある上部電極であつて、それによってキャパシタが形成される、前記強誘電体膜上にある上部電極からなってもよい。

【0045】前記リーク電流が100kVにおいて約 $1 \times 10^{-7} A/cm^2$ 、より低い分極電圧が約3V、および飽和電圧が約2から5Vまでの範囲であつてもよい。

【0046】前記強誘電体膜が、約1000から8000Åの範囲の厚さを有してもよい。

【0047】前記Ir第2の下部電極層が、約1000から2000Åの範囲の厚さを有してもよい。

【0048】前記Pt第1の下部電極層が、約100から1000Åの範囲の厚さを有してもよい。

【0049】前記強誘電体膜が、約0.5から5ミクロンまでの範囲の結晶粒サイズを有してもよい。

【0050】従つて、集積回路強誘電体デバイスにおいて、強誘電体膜を形成する方法が提供される。この方法は、

- a) 第1の適合結晶格子構造を有するプラチナ (Pt) の第1の下部電極層を形成する工程と、
- b) 該第1の適合結晶格子構造と実質的には同一の第2の結晶格子構造を有する該第1の下部電極上にある単相ペロブスカイト強誘電体膜を形成し、それによって強誘電性を有する電極がPt電極上に形成される工程と、を含む。

【0051】工程b)はPt下部電極層から強誘電体薄膜のエピタキシャル成長を含み、それによってペロブスカイト強誘電体膜が高温のアニーリングなくしてPt上に形成する。

【0052】本発明のいくつかの局面において、工程a)は、Pt第1の適合格子構造と実質的に同一である第3の結晶格子構造を有する下地のIr層から第1の下部電極層のエピタキシャル成長を含む。シリコン基板を提供する場合、Ir層は下地のシリコン基板からエピタキシャル成長している。本発明のいくつかの局面において、予備的な工程では、約100から500Åの範囲の厚さを有するシリコン基板上にチタン (Ti) およびタンタル (Ta) からなる群から選択された材料のバリア層を形成する。

【0053】工程a)は約100から250℃までの範囲の温度、1秒当たり約0.1から0.5Åまでの範囲の成長速度、約100から1000Åまでの範囲の厚さ

までの、Pt第1の下部電極の形成を含む。

【0054】強誘電体デバイスはまた、第1の適合結晶格子構造を有するプラチナ (Pt) のエピタキシャル成長の第1の下部電極層の包含を提供する。単相ペロブスカイト強誘電体膜が、第1の適合結晶格子構造に実質的に同一の第2の格子構造を有する第1の下部電極層の上にある。この方法で、デバイスは良好な強誘電性および低いリーク電流の両方を有する。Irの第2の下部電極層を、第1の適合結晶格子構造に実質的に同一の第3の格子構造を有する第1の下部電極の下にある。Pt電極層は、Ir電極層の格子構造を有する。

【0055】本発明のいくつかの局面において、チタン (Ti) およびタンタル (Ta) からなる群から選択された金属を含むバリア層が、シリコン基板と第2の電極層との間に挿入される。強誘電体膜は、PZTおよびゲルマニウム酸鉛 (PGO) からなる群から選択された材料である。本発明のいくつかの局面において、強誘電体デバイスはさらに、キャパシタを形成するために強誘電体膜上にある上部電極を含む。

【0056】

【発明の実施の形態】本発明はエピタキシャル多層電極および複合電極の堆積方法、次いで、エピタキシャル多層電極と複合電極との間に、 $PbZr_{1-x}Ti_xO_3$ (PZT) および $Pb_5Ge_3O_{11}$ (PGO) のような高品質の強誘電体薄膜の堆積方法を述べる。

【0057】Ir、Pt、および多層Pt/Irの3種の電極上のPZT薄膜の疲労特性を、様々なスイッチング電圧およびスイッチング周波数で調べた。Ir電極上のPZT薄膜は、角型で、飽和したヒステリシスループを有するが、それらのリーク電流および疲労速度は非常に大きい。Pt電極上のPZT薄膜は、より低いリーク電流を有するが、それらのヒステリシスループは角型でなく、完全に飽和していない。本発明の多層Pt/Ir電極上のPZT薄膜は、極めて角型で、飽和したヒステリシスループを有し、より低いリーク電流およびより小さな疲労速度を有する。実験プロセスおよび結果は以下に示す。

【0058】図1、2および3は、Ir、Pt、およびPt/Ir電極上に堆積したPZT薄膜の疲労特性を示す。疲労特性は、スイッチング電圧3V、およびスイッチング周波数50kHzで測定された。 1×10^8 回のスイッチングサイクル試験の後、Ir、PtおよびPt/Ir上のPZT薄膜の標準保持分極はそれぞれ0.55、0.61、および0.75であつた。実験結果から分かるように、Ir電極およびPt/Ir電極の両方の上のPZT薄膜は角型で、飽和したヒステリシスループを有するが、Pt電極上のPZT薄膜のヒステリシスループは角型でなく、完全に飽和していない。

【0059】図4は、Ir電極およびPt電極上に堆積されたPZT膜と比較して、本発明のPt/Ir電極上

10

20

30

40

50

に堆積したPZT膜がより低い疲労速度を示していることを示す。

【0060】図5、6および7は、スイッチング電圧3Vおよびスイッチング周波数5kHzでのIr電極、Pt電極、およびPt/Ir電極上のPZT薄膜の疲労挙動を示す。1×10⁸回のスイッチングサイクル試験の後、Ir、Pt、およびPt/Ir上のPZT薄膜の標準保持分極は、それぞれ0.38、0.76、および0.58であった。スイッチング周波数の減少によってIrおよびPt/Ir上に堆積したPZT薄膜の疲労速度は減少する。

【0061】図8は、Pt上のPZT薄膜の疲労特性がスイッチング周波数の減少と共に減少することを示す。

【0062】図9および10は、スイッチング電圧5Vおよびスイッチング周波数5kHzで、Pt電極およびPt/Ir電極上に堆積したPZT薄膜の疲労特性を示す。高いリーク電流のために、Ir電極上のPZT薄膜のヒステリシスループは、4Vまでしか測定し得ない。

【0063】図11は、スイッチング電圧3VでのPZT薄膜のデータと比べて、PtおよびPt/Ir両方の20 上に堆積したPZT薄膜の疲労速度がスイッチング電圧*

前駆体	化学式	蒸気圧(mmHg)	分解温度(°C)
Pb(TMHD) ₂	Pb(C ₁₁ H ₁₉ O ₂) ₂	180°C/0.05	325°C
Zr(TMHD) ₄	Zr(C ₁₁ H ₁₉ O ₂) ₄	180°C/0.1	
Ti(IPO) ₄	Ti(C ₃ H ₇ O) ₄	58°C/1	

表2 PZT薄膜の特性

1. 2:0.5:0.5のモル比の[Pb(thd)₂]、Zr(TMHD)₄、およびTi(IPO)₄を、モル比8:2:1でブチルエーテル、イソプロパノール、およびテトラグリムの混合溶媒に溶解させる。あるいは、テトラヒドロフラン(THF)がブチルエーテルの代わりに使用される。前駆体溶液は、PZTの0.1M/Lの濃度を有する。溶液は前駆体気体を形成するために0.1~0.5ml/分の速度でポンプによって蒸発器(200~250°C)に注入される。前駆体気体は200~250°Cに予備加熱されたアルゴン流を用いて反応器に取り入れられる。堆積温度および圧力は、それぞれ500~650°C、10Torrである。酸素(1000~2500sccm)を含むシュラウドフロー(Ar4000sccm)が反応器に送られる。堆積後、PZT薄膜は酸素雰囲気中で室温まで冷却される。PZT薄膜の強誘電性を改善するために、堆積直後のPZT薄膜を、上部電極を堆積する前後で600~700°Cにおいて酸素雰囲気中でアニールした。

【0067】PZT薄膜の組成をエネルギー分散X線解析(EDX)によって分析した。膜の相は、X線回折によって同定した。Pt/Ti/SiO₂/Si基板上の膜の厚さおよび表面構造を走査型電子顕微鏡で測定した。強誘電性を標準RT66A装置を用いて測定した。

*の増加に伴い増加することを示す。Pt電極に関して、PZT薄膜の標準保持分極は、スイッチング電圧が3Vから5Vへ増加するに伴い0.75から0.4へ著しく減少する。本発明のPt/Ir電極に関して、PZT薄膜の標準保持分極は、スイッチング電圧が3Vから5Vへ増加するに伴い、0.6から0.5へと著しく減少する。Pt/Ir上に堆積したPZT薄膜の保持分極は1×10⁸サイクルの後、ほとんど1×10¹⁰サイクル(図10)まで安定性が残存する。

【0064】非常に良好な強誘電性を有する多結晶PZT薄膜は、MOCVDプロセスを用いて堆積される。実験プロセスおよび結果は下で述べる。

【0065】液体のデリバリシステムを有するEMCOR酸化物MOCVD反応器がPZT薄膜の成長に使用される。PZT薄膜は、MOCVDプロセスを用いて、6インチPt(30nm)Ir(20nm)/Ti(25nm)/SiO₂(200nm)Si上に堆積される。PZT薄膜の前駆体を表2に列挙する。

【0066】

【表2】

【0068】図12は、550°Cで堆積した本発明のPZT薄膜および650°Cでアニールした本発明のPZT薄膜のX線回折図を示す。組成および相の測定により、約350nmの厚さを有する多結晶PZT薄膜の生成を確かめた。

【0069】図13は、2Pr(分極電圧)60.7μC/cm²および2Ec(抗電界)76kV/cmを有する本発明のPZT薄膜の堆積直後のヒステリシスループを示す。PZT薄膜はMOCVDプロセスによる堆積後、非常に良好な強誘電性および電気的特性を有する。

【0070】図14は、本発明の薄膜を650°C、30分アニールした後のヒステリシスループを示す。2Prは53.8μC/cm²まで減少し、2Ecは87kV/cmまで増加し、ヒステリシスループは印加電圧5Vにおいて良好な飽和、対称性を有する。

【0071】図15は、様々な印加電圧における本発明の薄膜のヒステリシスループを示す。PZT薄膜のヒステリシスループは、3Vからほとんど飽和している。

【0072】図16は、本発明の薄膜の100kV/cmにおける低いリーク電流6.16×10⁻⁷A/cm²を示す。上記実験結果によりMOCVDプロセスを用いることによって高品質なPZT薄膜の堆積が可能であることを確かめられる。

【0073】エピタキシャル多層電極を電子ビーム蒸着法によって生成させた。初めに100～200nmの厚さのIr電極を、0.03～0.06nm/秒のより低い成長速度を用いて100～250℃でTi/SiO₂/Si基板上にエピタキシャル成長させた。次いで、10～50nmの非常に薄いPt電極を、0.01～0.05nm/秒のより低い成長速度を用いて100～250℃でIr電極上にエピタキシャル成長させた。

【0074】図17は、Pt電極、Ir電極、およびPt/Ir電極のX線回折図を示す。X線回折図によりIr基板上にエピタキシャルPt膜が成長したことが分かる。

【0075】PZT薄膜の組成を、エネルギー分散X線解析(EDX)を用いて分析した。膜の相をX線回折法を用いて同定した。3種類の基板上の膜の厚さおよび表面粗さを走査型電子顕微鏡によって測定した。強誘電性を標準RT66A装置を用いて測定した。

【0076】図18は、Pt電極、Ir電極、およびエピタキシャルPt-Ir電極上のPZTのX線回折図である。X線回折図はIr電極およびPt/Ir電極上の両方の電極上に成長した純粋なPZT膜を示す。エピタキシャルPt/Ir上のMOCVD PZT薄膜はまた、優れた強誘電性、および電気的特性を示す。

【0077】図19は強誘電体デバイスに関する本発明の強誘電体膜の形成方法の工程を図示する。工程10は強誘電体デバイスにおける集積回路を提供する。工程12は第一適合結晶格子構造を有するプラチナ(Pt)第1の下部電極層を形成する。明細書中で記述したように、適合する格子構造はPtに関する自然の格子構造でないことが理解される。適合する格子構造は特に、そのペロブスカイト相における強誘電体膜の格子構造に合うように設計された構造である。工程12は、Pt第1の下部電極層を約100から250℃の温度範囲で、1秒当たり約0.1から0.5Åの範囲の成長速度で形成する工程を含む。工程12は、約100～1000Åの範囲の厚さを有するPt第1の下部電極層を含む。工程14は、第1の適合結晶格子構造に実質的に同一の第2の結晶格子構造を有する第1の下部電極層上にある単相ペロブスカイト強誘電体膜を形成する。第1の適合結晶構造および第2の適合結晶構造は完全に一致しないことが理解される。正確なミスマッチを定めるのは困難である。しかし、同様にそのような膜がIr電極上に成長する方法で、十分小さな格子ミスマッチにより、Pt上に単相ペロブスカイト強誘電体膜を形成する。工程14は、PZT、ゲルマニウム酸鉛(PGO)、およびS_rBi₂Ta₂O₉(SBT)からなる群から選択された材料である強誘電体膜を含む。本発明のいくつかの局面において、工程14は、約1ミリメートル(mm)未満の厚さを有するPZT膜の形成を含む。工程16は、生成物であり、ここで強誘電性を有する電極が、Pt電極上

に形成される。

【0078】本発明のいくつかの局面において、工程14は、Pt下部電極から配向性のある、あるいはエピタキシャル成長のペロブスカイト強誘電体膜を含み、それによってペロブスカイト強誘電体膜が低い堆積温度でPt上に形成する。当該分野で周知のように、「配向成長」はc軸のような少なくとも1つの軸に配列した均一な多結晶構造を意味する。本発明におけるPZT膜は(110)方向に配向して成長し、一方、PGOは(001)方向に形成されている。しかし、配向成長構造は、なお結晶間に結晶粒界領域を有し得る。「エピタキシャル成長」は結晶構造中にそのような粒界のない配向性のある成長構造を意味する。さらに、工程12は、Pt第1の適合格子構造と実質的に同一の第3の結晶構造を有する下にある層から、第1の下部電極層を配向またはエピタキシャル成長することを含む。加えて、第1の適合格子構造および第3の格子構造は同一ではない。さらに、第1の適合格子構造は一定ではない。その格子構造は、Pt層の厚さに応じて、第3の格子構造により厳密に類似する格子構造を有する、Ptにもっとも近い第3の格子構造を有して変化する。

【0079】本発明のいくつかの局面において、さらなる工程が工程12に先行する。工程10a(図示せず)は、約100から500Åまでの範囲の厚さを有するシリコン基板上にあるチタン(Ti)およびタンタル(Ta)からなる群から選択された材料のバリア層を形成する。この工程は、本発明のすべての局面において実施されない。工程10bは、第1の下部電極層の下にある第3の結晶格子構造を有するイリジウム(Ir)の第2の下部電極層を形成する。工程10bは、約1000から2000Åの範囲の厚さを有するIr第2の下部電極層を含む。工程10bは、約100から250℃の範囲の温度、1秒当たり約0.3から0.6Åの範囲の成長速度でIr第2の下部電極層の形成を含む。次いで、工程12は、第2の下部電極層から第1の下部電極層のエピタキシャル成長を含む。

【0080】このように、工程12におけるPtの第1の適合格子構造は、工程10bにおいて堆積されたIrの第3の格子構造に起因する。Irとペロブスカイト強誘電体層との間のミスマッチは非常に小さい。Pt層が十分薄い限りは、Pt層は下にあるIrの格子構造を「採用する」。つまり、Pt層が十分薄くさえあれば、Irの格子構造を有するPt/Ir固溶体が、高温のアニーリングに従い形成される。本発明のいくつかの局面において、Pt原子がいくつかのIr原子と置換する、またはPt原子がIr層中に拡散したIrの固溶体が、Ir格子構造を有して形成されることを考慮すると有用である。Pt層が薄い場合、例えば100Åの厚さの場合、いわゆる完全なPt層はそのような固溶体であるとみなせる。Pt層がより厚い場合、例えば500Åの厚

さの場合、次いで Pt/Ir 固溶体が Ir 層と Pt 層との間に挟まれる。それゆえ、工程 12 は、第 3 の格子構造を有する第 1 の下部電極層と第 2 の下部電極層との間に挟まれた Pt および Ir の固溶体の形成を含む。

【0081】本発明のいくつかの局面において、工程 10 はシリコン基板を提供し、工程 10 b は下にあるシリコン基板から Ir 第 2 の下部電極層の配向またはエピタキシャル成長を含む。

【0082】本発明のいくつかの局面において、工程 14 は次のサブ工程（図示せず）を伴う PZT 強誘電体膜の形成を含む。

【0083】a) $[Pb(thd)_2]$ 、 $[Zr(TMHD)]$ 、および $Ti(PO)_4$ の混合するサブ工程と、
b) a) テトラヒドロフラン、イソプロパノール、およびテトラグリム、および b) プチルエーテル、イソプロパノール、およびテトラグリムからなる群から選択された溶媒に混合物を溶解するサブ工程と、
c) サブ工程 b) で形成した溶液を前駆体気体を生成するための加熱するサブ工程と、
d) サブ工程 c) で形成した前駆体気体を IC ウエハ上に PZT 薄膜を形成するために分解し、それによってエピタキシャル成長した PZT 膜は強誘電性を有するサブ工程と、を含む。

【0084】本発明のいくつかの局面において、サブ工程 a) は、 $[Pb(thd)_2]$ 、 $[Zr(TMHD)]$ および $Ti(PO)_4$ をそれぞれ約 1.2 : 0.5 : 0.5 のモル比で混合することを含む。本発明の別の局面において、サブ工程 b) はそれぞれ約 8 : 2 : 1 のモル比の溶媒を含む。さらにサブ工程 b) は、溶媒 1 リットル当たり約 0.1 モルの PZT 混合物を有する前駆体溶液の形成を含む。

【0085】工程 10 が液体ポンプおよび前駆体蒸発器を提供する場合、次いで工程 14 b は、前駆体溶液を工程 14 c において 1 分当たり約 0.5 ミリリットル (ml/min) の速度で前駆体蒸発器に導入するための液体ポンプの使用を含む。さらに工程 14 c は、約 200 から 250℃ の範囲の温度まで前駆体溶液を加熱するための前駆体蒸発器の使用を含み、それによって前駆体気体が形成する。

【0086】工程 10 が、IC ウエハの反応器への設置を提供する場合、次いでさらなるサブ工程が工程 14 c) に続き、工程 14 d) に先行する。工程 14 c₁（図示せず）は、1 分当たり約 4000 から 6000 標準立方センチメートル (scm) の範囲のアルゴン気体シェラウドフローを用いて、約 170 から 250℃ の範囲の温度まで余熱したチャンバ内で前駆体気体を混合する。工程 14 c₂（図示せず）は、薬 1000 から 2500 scm の範囲で酸素フローを反応器に導入する。

【0087】工程 10 が IC ウエハの反応器内のウエハチャックへの設置を提供する場合、工程 14 c は、約 3

0 から 100 torr (T) の範囲において前駆体蒸気圧の設定を含む。さらに、工程 14 d は、およそ 500 から 700℃ の範囲の温度までウエハチャックを加熱し、5~20 T までの範囲で反応器チャンバ圧の設定を含む。

【0088】工程 10 が、強誘電体キャパシタの形成を提供し、および工程 14 が PZT 強誘電体膜の形成を含む場合、次いでさらなる工程が工程 14 に続く。工程 15 a は、600 と 750℃ との間の範囲の温度で酸素雰囲気中 PZT 膜をアニールする。工程 15 b は強誘電体膜上に導電性の電極を形成する。工程 15 c はアニールし、それによって上部電極および下部電極を有するキャパシタが形成される。本発明のいくつかの局面において、上部電極は Pt/Ir 下部電極として製造された Ir/Pt 層状電極である。本発明のいくつかの局面において、工程 15 a および 15 c は、約 20% より大きな分圧で導入された酸素を含む。さらに工程 15 a および 15 c は、約 30 分から 2 時間の間、約 600 から 750℃ の範囲の温度で炉アニーリング、および約 600 から 800℃ の範囲の温度でのラピッドサーマルアニーリング (RTA) からなる群から選択された方法のアニーリングの使用を含む。

【0089】本発明のいくつかの局面において、工程 15 a および 15 c は、約 10 から 1800 秒までの範囲の継続時間、および 1 秒当たり約 10 から 200℃ の範囲の熱温度ランプアップを有する RTA プロセスを含む。

【0090】図 20 は本発明の完全な強誘電体デバイスを示す。強誘電体デバイス 100 は、第 1 の適合結晶格子構造を有する配向またはエピタキシャル成長したプラチナ (Pt) の第 1 の下部電極層 102 を含む。適合した Pt 格子構造は、上述のように、図 19 の説明である。単相ペロブスカイト強誘電体膜 104 が第 1 の下部電極層 102 上にある。強誘電体膜 104 は第 1 の適合結晶格子構造と実質的に同一の第 2 の結晶格子構造を有し、それによってデバイスは良好な強誘電性および低いリーク電流との両方を有する。強誘電体膜 104 は、PZT、ゲルマニウム酸鉛 (PGO)、および $SrBi_2Ta_2O_9$ (SBT) からなる群から選択された材料である。強誘電体膜 104 は、約 0.5 から 5 ミクロンまでの範囲の粒径を有する。

【0091】イリジウム (Ir) の第 2 の下部電極層 106 が第 1 の下部電極 102 の下に配置される。第 2 の下部電極層 106 は、第 1 の適合格子構造と実質的に同一の第 3 の結晶格子構造を有し、それによって Pt 電極層は Ir 電極層の格子構造を有する。図 19 の解説で上述したように、Ir 格子構造を有する Pt および Ir の固溶体（図示せず）が、第 1 の下部電極層 102 と第 2 の下部電極 106 との間に形成される。

【0092】基板 108 は、第 2 の下部電極層 106 の

10

20

30

40

50

下にある。本発明のいくつかの局面において、基板 108 はシリコン基板であり、それによって強誘電体デバイスは集積回路 (IC) 上で使用するためにシリコン上に製造される。

【0093】任意でバリア層 110 がシリコン基板 108 と第 2 の下部電極層 106 との間に挟まれる。バリア層 110 はチタン (Ti) およびタンタル (Ta) からなる群から選択された材料を含む。

【0094】本発明のさらなるいくつかの局面は、強誘電体膜 104 上にある上部電極 112 を含み、それによってキャパシタが形成される。形成されたキャパシタのリーク電流は、100 kV で $1 \times 10^{-7} \text{ A/cm}^2$ 、より低い分極電圧は約 3 V、飽和電圧が約 2 から 5 V までの範囲である。

【0095】強誘電体膜 104 は、約 1000 から 8000 Å の範囲の厚さ 114 を有する。Ir 第 2 の下部電極層 106 は、約 1000 から 2000 Å の範囲の厚さ 116 を有する。Pt 第 1 の下部電極層 102 は、約 1000 から 1000 Å の範囲の厚さ 118 を有する。

【0096】低い堆積温度で Pt 電極上に単相ペロブスカイト膜に形成され得る強誘電体膜が提供される。強誘電体膜および下にある Ir 下部電極との間にある Pt 層の挿入により、リーク電流は著しく改善する。また Pt 下部電極上に単相ペロブスカイト膜を形成するための堆積方法が提供される。他の実施態様および多様な上述の強誘電体膜、強誘電体デバイス構造、および形成方法が、本発明に上述した規定に応じて、当業者によってなされるであろう。

【0097】

【発明の効果】強誘電体デバイスは単相、高品質、Pt 電極上に配向成長した強誘電体膜を有して提供される。Pt 電極は、強誘電体膜上に所望の格子構造を有した材料上に配向成長する。Pt 電極は、Pt と強誘電体膜との間のミスマッチが最小になるように、下にある層の格子構造を採用する。Pt 格子構造におけるこの適合によって Pt 電極上に低い堆積温度で単相ペロブスカイト強誘電体膜の形成が可能になる。結果、低いリーク電流、完全に飽和した角形性のある、対称性のヒステリシスループを有する強誘電体デバイスが形成される。上述の強誘電体デバイスの強誘電体膜の形成方法もまた提供する。

【図面の簡単な説明】

【図 1】図 1 は、Ir 電極上に堆積した PZT 薄膜の疲労特性を示す。

【図 2】図 2 は、Pt 電極上に堆積した PZT 薄膜の疲労特性を示す。

【図 3】図 3 は、Pt/Ir 電極上に堆積した PZT 薄膜の疲労特性を示す。

【図 4】図 4 は、Ir および Pt 電極上の PZT 膜と比べて、本発明の電極 Pt/Ir 上の PZT 膜がより低い

疲労速度を示していることを示す。

【図 5】図 5 は、スイッチング電圧 3 V および周波数 5 kHz における Ir 電極上の PZT 薄膜の疲労挙動を示す。

【図 6】図 6 は、スイッチング電圧 3 V および周波数 5 kHz における Pt 電極上の PZT 薄膜の疲労挙動を示す。

【図 7】図 7 は、スイッチング電圧 3 V および周波数 5 kHz における Pt/Ir 電極上の PZT 薄膜の疲労挙動を示す。

【図 8】図 8 は、スイッチング周波数を減少させた場合の Pt 上の PZT 薄膜の疲労速度の減少を示す。

【図 9】図 9 は、スイッチング電圧 5 V およびスイッチング周波数 5 kHz における Pt 上に堆積された PZT 薄膜の疲労特性を示す。

【図 10】図 10 は、スイッチング電圧 5 V およびスイッチング周波数 5 kHz における Pt/Ir 上に堆積された PZT 薄膜の疲労特性を示す。

【図 11】図 11 は、スイッチング電圧 3 V での PZT 薄膜のデータと比較して、Pt および Pt/Ir 両方の上に堆積した PZT 薄膜の疲労速度がスイッチング電圧の増加に伴い増加することを示す。

【図 12】図 12 は、550°C で堆積した本発明の PZT 薄膜および 650°C アニールした本発明の PZT 薄膜の X 線回折図を示す。

【図 13】図 13 は、2Pr が $60.7 \mu\text{C/cm}^2$ および 2Ec が 76 kV/cm を有する本発明の PZT 薄膜の堆積後のヒステリシスループを示す。

【図 14】図 14 は、本発明の PZT 薄膜を 650°C、30 分アニールした後のヒステリシスループを示す。

【図 15】図 15 は、本発明の薄膜の様々な印加電圧におけるヒステリシスループを示す。

【図 16】図 16 は、本発明の 100 kV/cm で $16 \times 10^{-7} \text{ A/cm}^2$ 低いリーク電流を示す。

【図 17】図 17 は、Pt、Ir、およびエビタキシャル Pt/Ir 電極の X 線回折図を示す。

【図 18】図 18 は、Pt、Ir、およびエビタキシャル Pt-Ir 電極の X 線回折図を示す。

【図 19】図 19 は、強誘電体デバイスにおける、本発明の強誘電体膜の形成の方法の工程を示す。

【図 20】図 20 は、本発明の完全な強誘電体デバイスを示す。

【符号の説明】

100 強誘電体デバイス

102 第 1 の下部電極

104 強誘電体膜

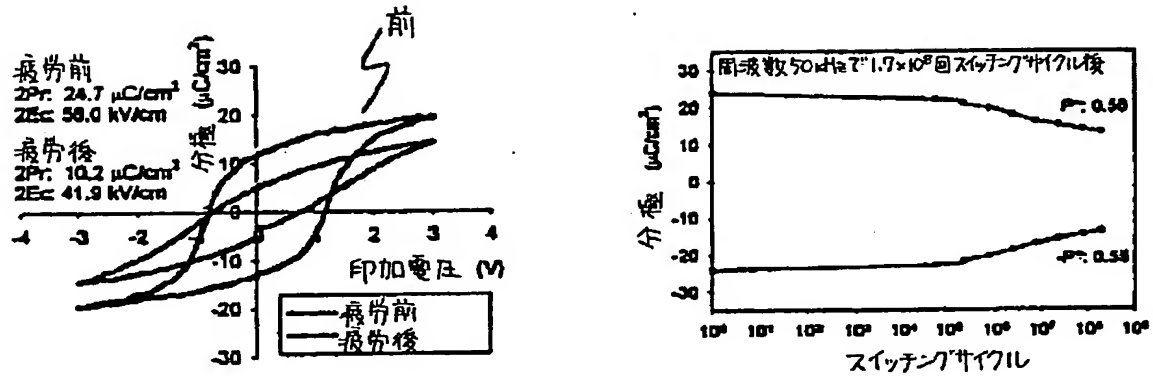
106 第 2 の下部電極

108 シリコン基板

110 バリア層

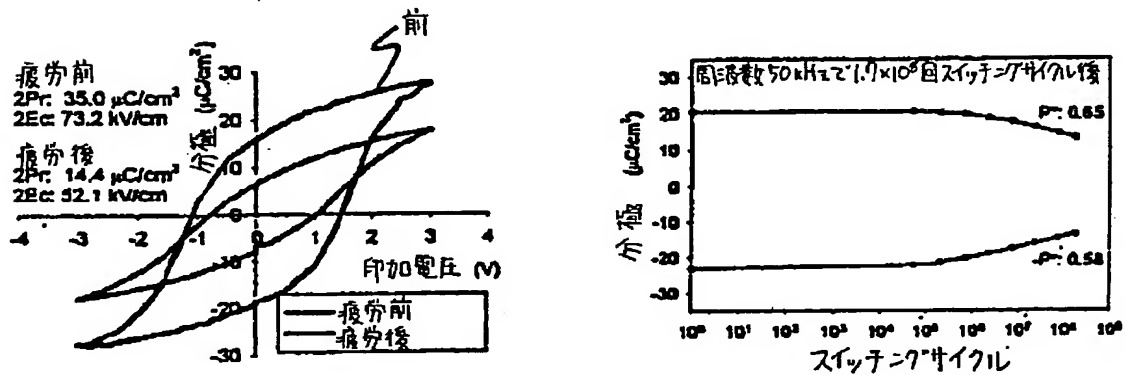
112 上部電極

【図1】



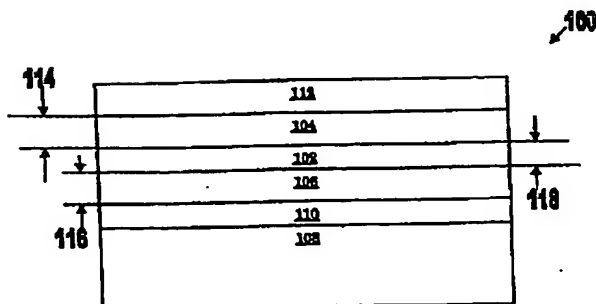
スイッチング電圧3Vおよびスイッチング周波数50kHzにおける
Ir電極上に堆積されたPZT薄膜の疲労特性

【図2】

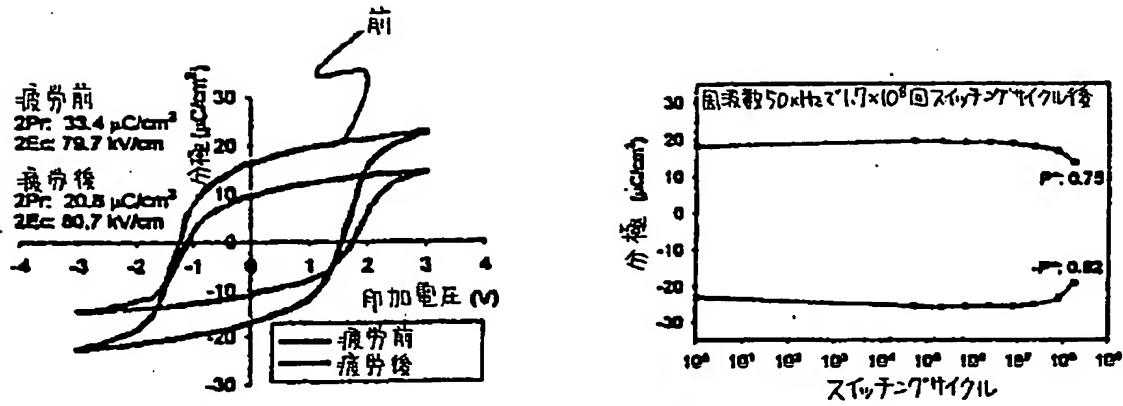


スイッチング電圧3Vおよびスイッチング周波数50kHzにおける
Pt電極上に堆積されたPZT薄膜の疲労特性

【図20】

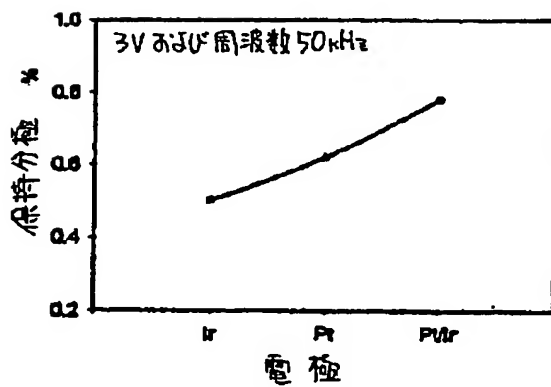


【図3】



スイッチング電圧3Vおよびスイッチング周波数50kHzにおける
Pt/Ir電極上に堆積されたPZT薄膜の疲労特性

【図4】



様々な電極上に堆積されたPZT薄膜の疲労速度

【図17】

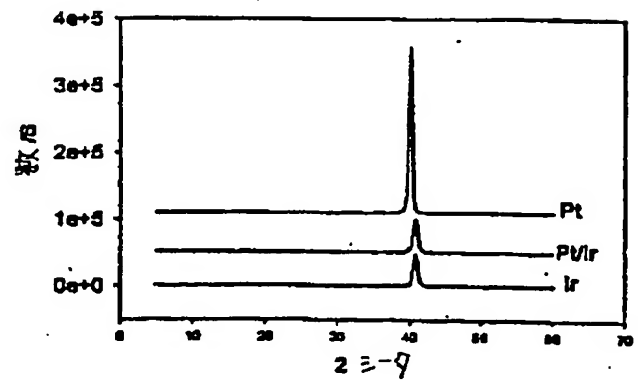
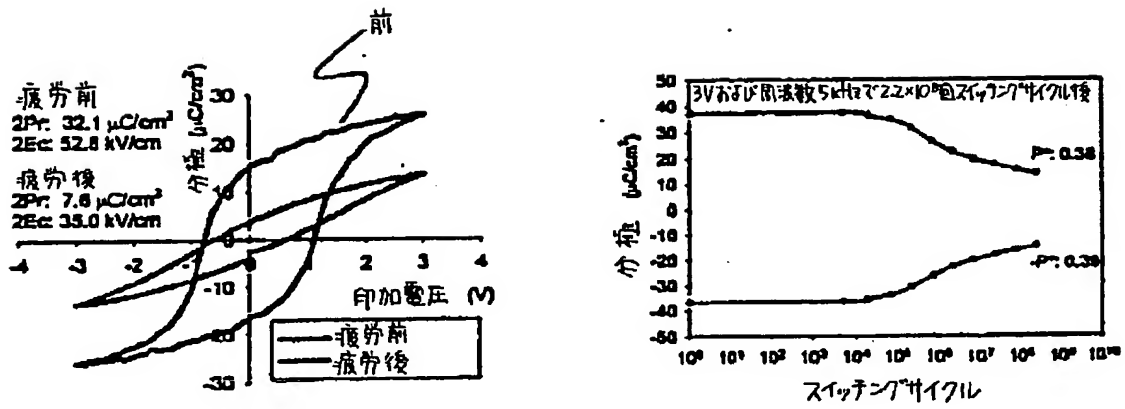


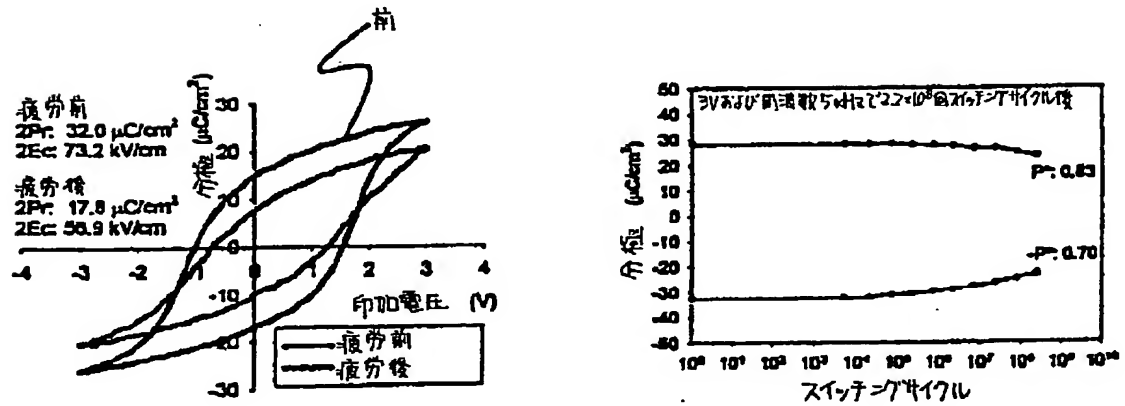
図17はPt, IrおよびエピタキシャルPt/Ir電極の
X線回折図である

【図5】



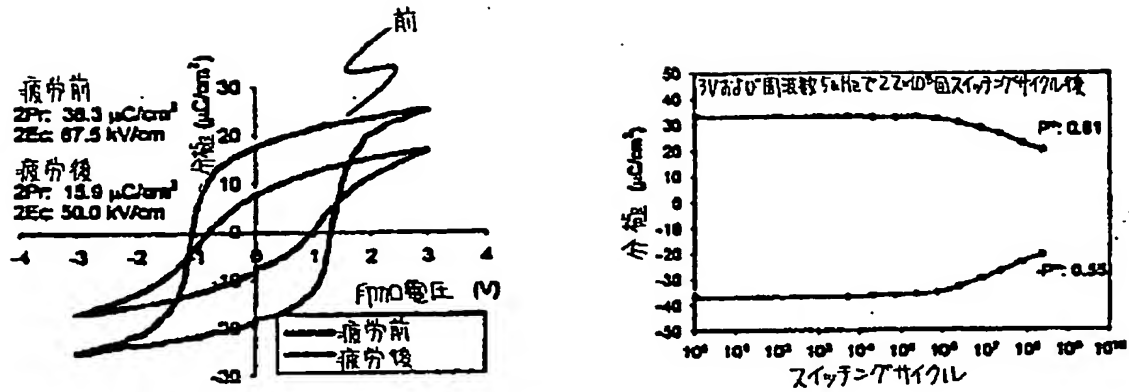
スイッチング電圧3Vおよびスイッチング周波数5kHzにおける
Ir電極上に堆積されたPZT薄膜の疲労特性

【図6】



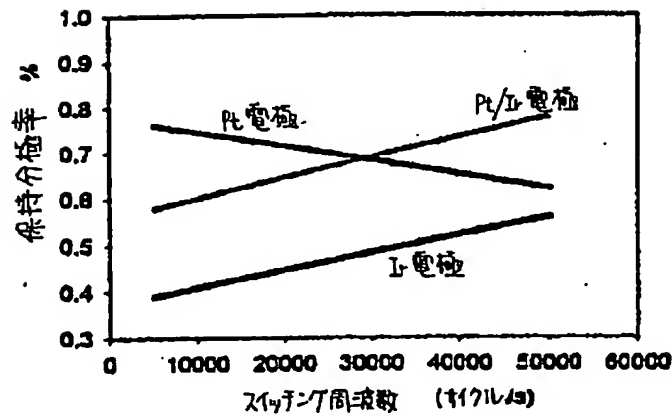
スイッチング電圧3Vおよびスイッチング周波数5kHzにおける
Pt電極上に堆積されたPZT薄膜の疲労特性

【図7】



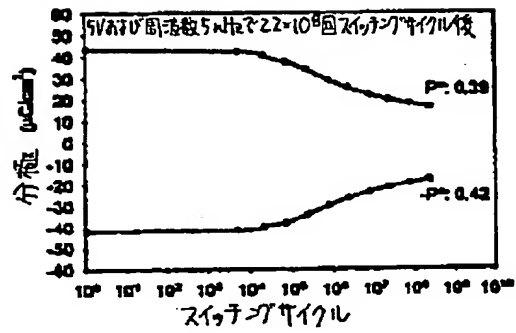
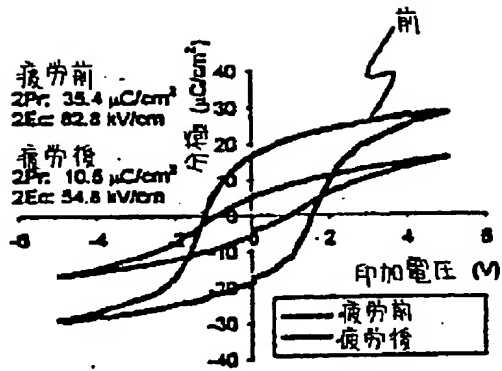
スイッチング電圧3 Vおよびスイッチング周波数5 kHzにおける
Pt/Ir電極上に堆積されたPZT薄膜の疲労特性

【図8】



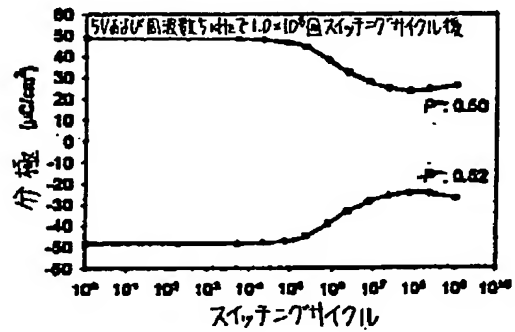
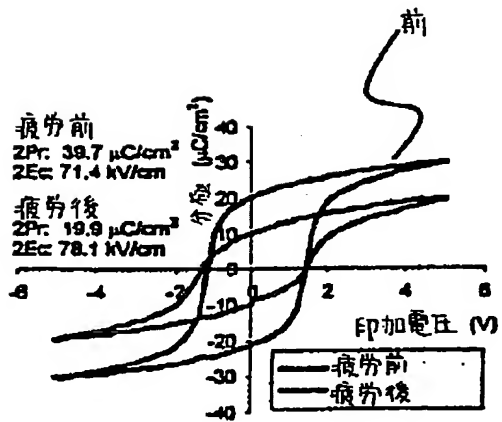
Ir、Pt、およびPt/Ir電極上のPZT薄膜の種々の
スイッチング周波数における疲労速度

【図9】



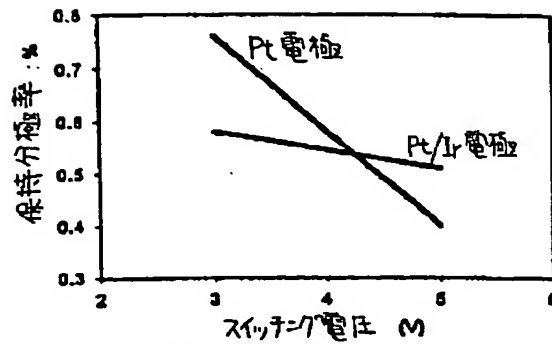
スイッチング電圧5Vおよびスイッチング周波数5kHzにおける
Pt電極上に堆積されたPZT薄膜の疲労特性

【図10】



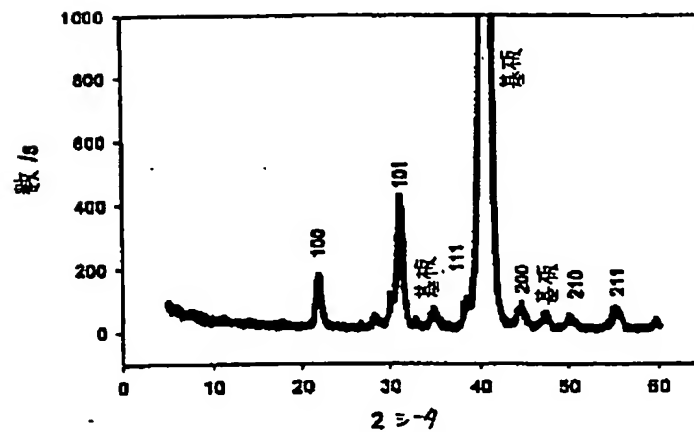
スイッチング電圧5Vおよびスイッチング周波数5kHzにおける
Pt/Ir電極上に堆積されたPZT薄膜の疲労特性

【図11】



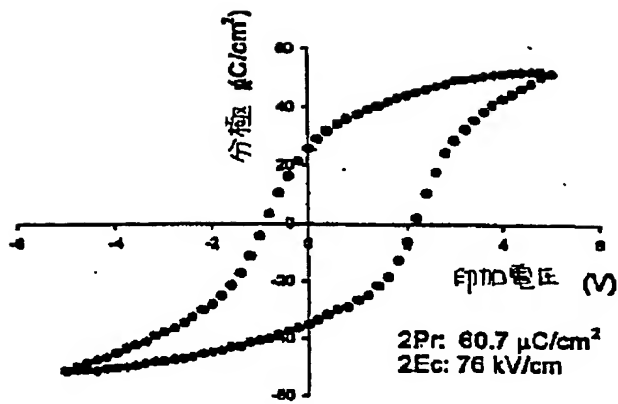
I r、P t、およびP t/I r電極上のP Z T薄膜の種々の
スイッチング電圧における疲労速度

【図12】



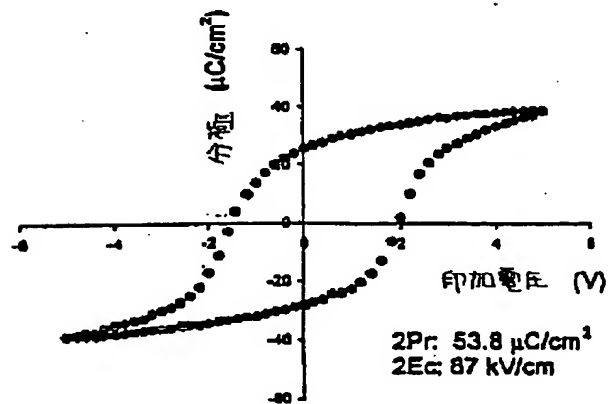
550℃で堆積され、650℃でアニールされたP Z T薄膜の
X線回折図

【図13】



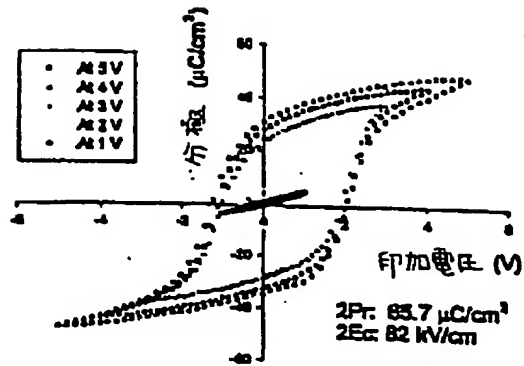
堆積直後のPZT薄膜のヒステリシスループ

【図14】



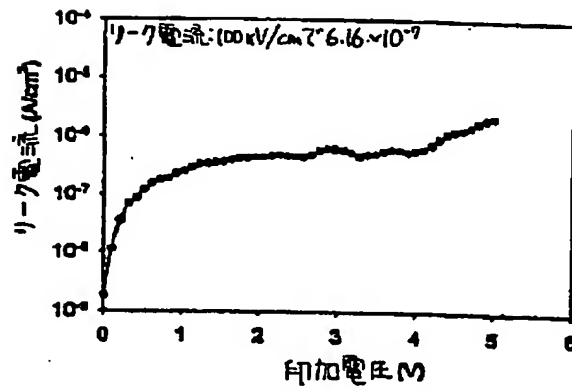
650℃のアニーリング後のPZT薄膜のヒステリシスループ

【図15】



種々の電圧におけるPGO膜のヒステリシスループ

【図16】



PZT薄膜のリーク電流

【図18】

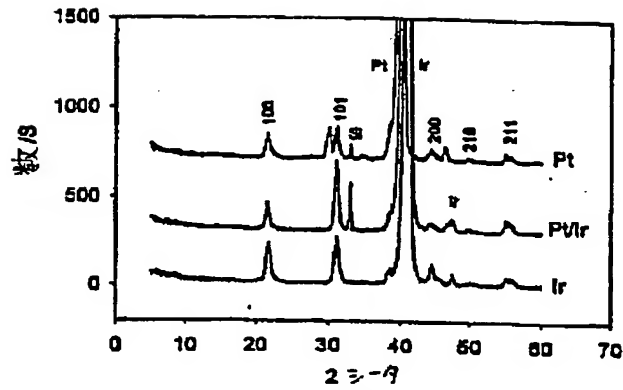


図18はPt, IrおよびエピタキシャルPt-Ir電極上のPZTのX線回折図である

【図19】



フロントページの続き

(72)発明者 シェン テン スー
 アメリカ合衆国 ワシントン 98607,
 カマス, エヌダブリュー トラウト コ
 ート 2216